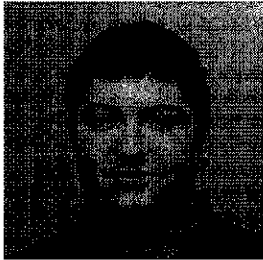


INFORMAȚII PERSONALE



**Cătălin Bogdan CIOBANU**

📍 Brașov, România

☎ +40 722 352 838

✉ [catalin.ciobanu@unitbv.ro](mailto:catalin.ciobanu@unitbv.ro)

🌐 <https://www.unitbv.ro/contact/comunitatea-unitbv/4931-ciobanu-catalin-bogdan.html>

Sexul Masculin | Data nașterii 13/04/1983 | Naționalitatea Română

POSTUL PENTRU CARE SE CANDIDEAZĂ

**Conferențiar universitar**

EXPERIENȚA PROFESIONALĂ

<p>Oct 2020 – prezent</p> <p>Oct 2023 - prezent</p> <p>August 2024 - prezent</p> <p>Ian 2024 – Iulie 2024</p> <p>Oct 2019 – Sep 2020</p> <p>Apr 2020 – Mar 2021</p> <p>Sep 2018 – Sep 2020</p> <p>Oct 2015 – Aug 2018</p> <p>Mai 2015 – Sep 2015</p> <p>Mai 2013 – Apr 2015</p> <p>Apr 2012 – Apr 2013</p> <p>Sep 2010 - Noi 2010,</p> <p>Sep 2009 - Noi 2009</p> <p style="padding-left: 20px;">Mar 2009</p> <p>Apr 2008 - Iun 2008,</p> <p>Apr 2007 - Iun 2007</p> <p>Sep 2008 - Noi 2008,</p> <p>Sep 2007 - Noi 2007</p> <p>Mar 2005 – Aug 2005</p> <p>Sep 2003 – Aug 2005</p>	<p><b>Șef de Lucrări, Universitatea Transilvania din Brașov, Facultatea de Inginerie Electrică și Știința Calculatoarelor</b></p> <p><b>Coordonator Centru de cercetare Sisteme Electronice Inteligente (C13), Institutul de Cercetare-Dezvoltare (ICDT) al Universității Transilvania din Brașov</b></p> <p><b>Cercetător Științific gradul II, Institutul Național de Cercetare-Dezvoltare pentru Microtehnologie – IMT București</b></p> <p><b>Cercetător Științific gradul III, Institutul Național de Cercetare-Dezvoltare pentru Microtehnologie – IMT București</b></p> <p><b>Cadru didactic asociat, Universitatea Transilvania din Brașov, Facultatea de Inginerie Electrică și Știința Calculatoarelor</b></p> <p><b>High-Performance Data Engineer, Niometrics, Brașov, România</b></p> <p><b>Cercetător, Delft University of Technology, Țările de Jos</b></p> <p><b>Cercetător, University of Amsterdam, Țările de Jos</b></p> <p>Proiectul European EU2020 EXTRA (Exploiting eXascale Technology with Reconfigurable Architectures)</p> <p><b>Cercetător PostDoctoral, Delft University of Technology, Țările de Jos</b></p> <p><b>Cercetător PostDoctoral, Chalmers University of Technology, Suedia</b></p> <p><b>FASTER ("Facilitating Analysis and Synthesis Technologies for Effective Reconfiguration") proiect</b></p> <p><b>Asistent de Proiect, Chalmers University of Technology, Suedia</b></p> <p>Proiectul European FP7 FASTER ("Facilitating Analysis and Synthesis Technologies for Effective Reconfiguration")</p> <p><b>Asistent didactic, Delft University of Technology, Țările de Jos</b></p> <p>System Programming in C</p> <p>Computer Systems</p> <p>Programming with C++</p> <p>Java and Object-Oriented Design</p> <p><b>Siemens Program and System Engineering, Brașov, România</b></p> <p><b>UTI Grup, Brașov, România</b></p>
--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

EDUCAȚIE ȘI FORMARE

<p>Apr 2007 – Mar 2013</p> <p>Sep 2006 – Apr 2007</p>	<p><b>Doctorat, Ingineria Calculatoarelor, diplomă de Doctor</b></p> <p><b>Delft University of Technology, Țările de Jos</b></p> <p><b>Proiect: Scalable computer ARChitecture (SARC)</b></p> <p><b>Teza: Customizable Register Files for Multifidimensional SIMD Architectures</b></p> <p><b>Master, Ingineria Calculatoarelor, diplomă de Master of Science</b></p> <p><b>Delft University of Technology, Țările de Jos</b></p> <p><b>Teza: "Customized Vector Instruction Set Architecture"</b></p>
----------------------------------------------------------	--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

Sep 2001 – Aug 2006

**Diplomă de inginer**

Inginerie Electrică și Știința Calculatoarelor, profilul Electronic, specializarea Electronică Aplicată  
**Universitatea Transilvania, Brașov, România**

Sep 1997 - Iun 2001

Teza: "Advanced Vector Computer Architectures – Specialized Instruction Set Extensions"

**Liceul de Informatică, Brașov, România**

**GRANTURI ȘI PROIECTE DE CERCETARE-DEZVOLTARE**

2006-2008  
Huygens Scholarship Programme  
(HSP)

Căștigat grant de cercetare Huygens Scholarship Programme (HSP) **în valoare de 39158 Euro**, obținut în 2006 de la Guvernul Țărilor de Jos. Au fost selectate 162 din 1112 depuneri. Durata grantului a fost de 2 ani. Derulat la Delft University of Technology. Principalele lucrări publicate – „Customized Vector Instruction Set Architecture” (PRORISC 2007) și „Design Considerations for a Domain Specific Vector Microarchitecture (PRORISC 2007).

2015-2018  
Horizon 2020 Exploiting eXascale Technology with Reconfigurable Architectures (EXTRA)

Căștigat proiect **Horizon 2020 Exploiting eXascale Technology with Reconfigurable Architectures (EXTRA)**, Grant agreement ID: 671653, **co-principal investigator de la Universitatea din Amsterdam**. Proiect de 3 ani, 2015-2018, 4M Euro finanțare Europeană, **valoare grant 533836 Euro**. Workpackage Leader la pachetul "Platforma pentru arhitecturi reconfigurabile". Principalele publicații "The Case for Polymorphic Registers in Dataflow Computing", International Journal of Parallel Programming 2018 și MAX-PolyMem: High-Bandwidth Polymorphic Parallel Memories for DFEs, **Best paper award**, IEEE International Parallel and Distributed Processing Symposium Workshops, 2018

<https://cordis.europa.eu/project/id/671653>

2023 – prezent  
High Performance, Safe, Secure, Open-Source Leveraged RISC-V Domain-Specific Ecosystems (ISOLDE).

Proiect **Horizon Europe CHIPS-JU**, 39M Euro finanțare Europeană, **valoare grant 206819 Euro**. Luna de începere mai 2023. **Manager de proiect** la Institutul Național de Cercetare - Dezvoltare pentru Microtehnologie – IMT București. Workpackage Leader la pachetul "Acceleratoare și extensii". Principalele lucrări publicate - "Systolic Array Matrix Multiplication Accelerator," **Best student paper award**, International Semiconductor Conference, 2024 (CAS)

<https://www.isolde-project.eu/>

2024 – prezent  
Ecosisteme specializate bazate pe RISC-V, cu performanță ridicată, sigure, securizate și cu sursa deschisă (ISOLDE)

Proiect național din PN-IV. **Director de proiect la Institutul Național de Cercetare - Dezvoltare pentru Microtehnologie – IMT București**. Luna de începere aprilie 2024 (PN-IV-P8-8.1-PME-2024-0022). **Valoarea grantului 384094 Euro**. Principalele lucrări publicate "TIE Micro – Chiplelets and Next-gen Packaging", **Best paper award** IEEE 30th International Symposium for Design and Technology in Electronic Packaging, 2024 (SIITME)

[https://www.imt.ro/isolde\\_PNIV/](https://www.imt.ro/isolde_PNIV/)

**COMPETENȚE PERSONALE**

Limba maternă  
Alte limbi străine cunoscute

Română

INTELEGERE

VORBIRE

SCRIERE

Ascultare

Citire

Participare la  
conversație

Discurs oral

Engleză

C2

C2

C2

C2

C2

Olandeză

A1

A1

A1

A1

A1

Franceză

A1

A1

A1

A1

A1

Competențe de comunicare

- **Vorbă în public:** prezentări la conferințe, simpozioane
- **Abilități de comunicare scrisă și verbală:** redactarea și prezentarea materialelor la curs și laborator
- **Prezentare și negociere:** prezentarea propunerilor pentru formarea consorțiilor proiectelor europene, negocierea bugetelor proiectelor naționale și europene
- **Leadership:** Work Package Leader în proiecte europene
- **Bune abilități de time management** deprinse în urma participării în mai multe proiecte europene
- **Gândire critică:** analiza sistemelor complexe și a documentațiilor și identificarea punctelor ce pot fi îmbunătățite

Competențe organizaționale/manageriale

Competențe dobândite la locul de muncă

- **Lucrul în echipă:** colaborarea cu colegii pentru implementarea proiectelor complexe
- **Aptitudini analitice:** analizarea datelor și informațiilor pentru rezolvarea problemelor complexe
- **Rezolvarea problemelor:** folosirea competențelor pentru a rezolva probleme complexe

Competențe informatice	<ul style="list-style-type: none"> <li>• <b>Programarea Calculatoarelor:</b> C, C++, CUDA, .NET, C#, Java, FoxPRO, Pascal, Delphi, Bash, Assembly (x86, MIPS, PowerPC, Cell)</li> <li>• <b>Design și Verificare de Hardware Digital:</b> Verilog, System Verilog, VHDL</li> <li>• <b>Sisteme de operare:</b> Linux, Microsoft Windows, MacOS</li> <li>• <b>Pachete software specializate:</b> GCC, Visual Studio, Eclipse, ModelSim, Synplify, Xilinx ISE, Synopsys Design Compiler, Eclipse, Matlab, LaTeX, Microsoft Office, Libre Office, Visio, Photoshop</li> </ul>
Permis de conducere	• A, B, C

## INFORMATII SUPLIMENTARE

## Concursuri și Distincții

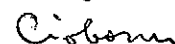
Oct 2024	<b>Best paper award</b> pentru lucrarea <b>Catalin Bogdan Ciobanu, Dan Manolescu, Roxana Vladuta, Luciana Chitu, Cosmin Moisa, Marcel Manofu, Paul Svasta, TIE Micro – Chiplets and Next-gen Packaging</b> , in Proceedings of 2024 IEEE 30th International Symposium for Design and Technology in Electronic Packaging (SIITME), October 2024, Sibiu
Oct 2024	<b>Best student paper award</b> , lucrarea Alexandru Puscasu, <b>Catalin Bogdan Ciobanu, Octavian Buiu, Systolic Array Matrix Multiplication Accelerator</b> , in Proceedings of International Semiconductor Conference (CAS), pages 1-4, October 2024, Sinaia
Iul 2024	<b>Îndrumătorul echipei de studenți</b> a Departamentului de Electronică și Calculatoare care a <b>câștigat concursul AMD/Xilinx Open Hardware cu lucrarea „AI Adversarial Attacks Acceleration on AMD GPUs”</b> la categoria studenți.
Apr 2024	<b>Distincție IEEE Electronic Packaging Society</b> pentru contribuții semnificative la evenimentul TIE 2024 – Technologies of Interconnections in Electronics, <b>inițiator TIEp.</b>
Sep 2023	<b>Îndrumătorul echipei de studenți</b> a Departamentului de Electronică și Calculatoare care a <b>câștigat concursul AMD/Xilinx Open Hardware cu lucrarea „AI-augmented barcode reader using Xilinx Kria KV260”</b> la categoria studenți.
Mai 2018	<b>Best paper award</b> la Reconfigurable Architectures Workshop, Vancouver, Canada pentru articolul "MAX-PolyMem: High-Bandwidth Polymorphic Parallel Memories for DFEs"
Apr 2007 – Mar 2009	<b>Netherlands Organization for International Cooperation in Higher Education (Nuffic)</b> Grant acordat studenților internaționali de top pentru a continua studiile în Țările de Jos
Sep 2005 – Aug 2006	<b>Bursă UE Socrates, pentru studiul în străinătate</b>
Mai 2001	Bursă de 1 an pentru finalizarea lucrării de diplomă la Delft University of Technology, Țările de Jos <b>American Computer Science League (ACSL)</b> Etapa finală a concursului de programare All-Star Contest, Miami, Florida, SUA

 ANEXE  
 ANEXA1

## Lista completă de lucrări

01.01.2025

(Cătălin Bogdan CIOBANU)



# Anexa 1 - Lista completă de lucrări

S.L. Dr. Ing. Cătălin Bogdan CIOBANU

## 1. Teza de doctorat

1. **C.B. Ciobanu**, Customizable Register Files for Multidimensional SIMD architectures, Delft University of Technology, 2013, ISBN 978-94-6186-121-4, <https://doi.org/10.4233/uuid:6da2ee07-99df-450d-93bd-2367725f4f70>

## 2. Cărți și capitole de cărți

### 2a. Cărți publicate

1. **C.B. Ciobanu**, Customizable Register Files for Multidimensional SIMD architectures, Delft University of Technology, 2013, ISBN 978-94-6186-121-4, <https://doi.org/10.4233/uuid:6da2ee07-99df-450d-93bd-2367725f4f70>
2. **C.B. Ciobanu**, Introducere în Proiectarea Sistemelor Incorporate, Editura Universității Transilvania din Brașov, 2022, ISBN 978-606-19-1564-4

### 2b. Capitole de cărți publicate

1. L. Stornaiuolo, M. Rabozzi, M. D. Santambrogio, D. Sciuto, **C. B. Ciobanu**, G. Stramondo, A. L. Varbanescu, Building High-Performance, Easy-to-Use Polymorphic Parallel Memories with HLS, capitol în VLSI-SoC: Design and Engineering of Electronics Systems Based on New Computing Paradigms, Springer, Cham, 2019, ISBN 978-3-030-23424-9, [https://doi.org/10.1007/978-3-030-23425-6\\_4](https://doi.org/10.1007/978-3-030-23425-6_4)
2. Stramondo, G., **Ciobanu, C.B.**, Varbanescu, A.L., de Laat, C. (2019). Towards Application-Centric Parallel Memories. In: Mencagli, G., et al. Euro-Par 2018: Parallel Processing Workshops. Euro-Par 2018. Lecture Notes in Computer Science(), vol 11339. Springer, Cham. [https://doi.org/10.1007/978-3-030-10549-5\\_38](https://doi.org/10.1007/978-3-030-10549-5_38)  
Available online:  
[https://link.springer.com/chapter/10.1007/978-3-030-10549-5\\_38](https://link.springer.com/chapter/10.1007/978-3-030-10549-5_38)

## 3. Articole/studii in extenso, publicate în reviste din fluxul științific internațional principal

### 3a. Articole în reviste cotate ISI WoS

1. **C.B. Ciobanu**, G. Gaydadjiev, C. Pilato and D. Sciuto, The Case for Polymorphic Registers in Dataflow Computing, International Journal of Parallel Programming, December 2018, pp. 1185-1219, <https://doi.org/10.1007/s10766-017-0494-1>

Online:

<https://link.springer.com/article/10.1007/s10766-017-0494-1>

**Impact Factor: 1.258**

2. A. L. Machidon, O. M. Machidon, **C. B. Ciobanu**, and P. L. Ogrutan, "Accelerating a Geometrical Approximated PCA Algorithm Using AVX2 and CUDA," Remote Sensing, vol. 12, no. 12, p. 1918, Jun. 2020  
<https://doi.org/10.3390/rs12121918>

Online:

<https://www.mdpi.com/2072-4292/12/12/1918/htm>

**Impact Factor 4.848, Q1**

3. G. Stramondo, **C.B. Ciobanu**, C. de Laat, A.L. Varbanescu, Designing and Building Application-Centric Parallel Memories, in Concurrency and Computation: Practice and Experience, 2020, <https://doi.org/10.1002/cpe.5485>

Online:

<https://onlinelibrary.wiley.com/doi/full/10.1002/cpe.5485>

**Impact Factor: 1.5, Q2**

4. Pnevmatikatos, K. Papadimitriou, T. Becker, P. Bohm, A. Brokalakis, K. Bruneel, **C.B. Ciobanu**, T. Davidson, G. Gaydadjiev, K. Heyse, W. Luk, X. Niu, I. Papaefstathiou, D. Pau, O. Pell, C. Pilato, M. D. Santambrogio, D. Sciuto, D. Stroobandt, T. Todman, E. Vansteenkiste, FASTER: Facilitating Analysis and Synthesis Technologies for Effective Reconfiguration, Elsevier Journal on Microprocessors and Microsystems (MICPRO), pp. 321-338, November 2014, ISSN: 0141-9331, eISSN: 1872-9436  
<https://doi.org/10.1016/j.micpro.2014.09.006>

**Impact Factor 2022: 1.9, Q2**

5. Ramirez, F. Cabarcas, B.H.H. Juurlink, M. Alvarez, F. Sanchez, A. Azevedo, C.H. Meenderinck, **C.B. Ciobanu**, S. Isaza, G. N. Gaydadjiev, The SARC Architecture, IEEE Micro, pp. 16-29, Vol. 30, Nr. 5, ISSN: 0272-1732,  
<https://doi.org/10.1109/MM.2010.79>

Online:

<https://ieeexplore.ieee.org/document/5567090>

**Impact Factor: 2.8, Q2**

#### **4. Publicații in extenso, apărute în volume ale principalelor conferințe internaționale de specialitate**

##### **4a. Lucrări publicate în volumele unor manifestări științifice ISI proceedings**

1. A. Machidon, **C.B. Ciobanu**, O. Machidon, P. Ogrutan, On Parallelizing Geometrical PCA Approximation, 2019 18th RoEduNet Conference: Networking in Education and Research (RoEduNet), pp. 1-6, Galați, România, October 2019, **Indexată ISI**, <https://doi.org/10.1109/ROEDUNET.2019.8909644>
2. L. Stornaiuolo, M. Rabozzi, M. Santambrogio, D. Sciuto, G. Stramondo, **C.B. Ciobanu** and A.L. Varbanescu, HLS Support for Polymorphic Parallel Memories, 26th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI SoC), pp. 143-148, Verona, Italy, October 2018, **Indexată ISI** <https://doi.org/10.1109/VLSI-SoC.2018.8644899>
3. **C. B. Ciobanu**, G. Stramondo, A. L. Varbanescu, A. Brokalakis, A. Nikitakis, L. Di Tucci, M. Rabozzi, L. Stornaiuolo, M. Santambrogio, G. Chrysos, C. Vatsolakis, C. Georgios, and D. Pnevmatikatos, EXTRA: An Open Platform for Reconfigurable Architectures, 2018 International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation (SAMOS XVIII), pp. 220-229, Samos Island, Greece, July 2018, **Indexată ISI**, <https://doi.acm.org/10.1145/3229631.3236092>
4. **C. B. Ciobanu**, G. Stramondo, C. de Laat and A. L. Varbanescu, MAX-PolyMem: High-Bandwidth Polymorphic Parallel Memories for DFEs, 2018 IEEE International Parallel and Distributed Processing Symposium Workshops (IPDPSW), pp. 107-114, Vancouver, Canada, May 2018, **Best paper award**, **Indexată ISI**, <https://doi.org/10.1109/IPDPSW.2018.00025>

5. Kulkarni, P. Bahrebar, D. Stroobandt, G. Stramondo, **C. B. Ciobanu** and A. L. Varbanescu, A NoC-based Custom FPGA Configuration Memory Architecture for Ultra-fast Micro-reconfiguration, 2017 International Conference on Field Programmable Technology (ICFPT), pp. 203-206, Melbourne, Australia, December 2017, **Indexată ISI**, <https://doi.org/10.1109/FPT.2017.8280141>
6. D. Stroobandt, **C.B. Ciobanu**, M. Santambrogio, G. Figueiredo, A. Brokalakis, D. Pnevmatikatos, M. Huebner, T. Becker, A. Thom., An Open Reconfigurable Research Platform as Stepping Stone to Exascale High-performance Computing, Proceedings of the Conference on Design, Automation & Test in Europe (DATE), pp 416-421, Lausanne, Switzerland, March 2017, **Indexată ISI**, <https://doi.org/10.23919/DATE.2017.7927026>
7. D. Stroobandt, A.L. Varbanescu, **C.B. Ciobanu**, M. Al Kadi, A. Brokalakis, G. Charitopoulos, T. Todman, X. Niu, D. Pnevmatikatos, A. Kulkarni, E. Vansteenkiste, W. Luk, M. Santambrogio, D. Sciuto, M. Huebner, T. Becker, G. Gaydadjiev, A. Nikitakis, A. Thom, EXTRA: Towards the exploitation of eXascale technology for reconfigurable architectures, 2016 11th International Symposium on Reconfigurable Communication-centric Systems-on-Chip (ReCoSoC), pp. 1-7, Tallinn, June 2016, **Indexată ISI**, <https://doi.org/10.1109/ReCoSoC.2016.7533896>
8. **C.B. Ciobanu**, A. L. Varbanescu, D. Pnevmatikatos, G. Charitopoulos, X. Niu, W. Luk, M. D. Santambrogio, D. Sciuto, M. A. Kadi, M. Huebner, T. Becker, and G. Gaydadjiev, A. Brokalakis, A. Nikitakis, A. J. W. Thom, E. Vansteenkiste, D. Stroobandt, EXTRA: Towards an Efficient Open Platform for Reconfigurable High Performance Computing, 2015 IEEE 18th International Conference on Computational Science and Engineering, pp. 339-342, Porto, Portugal, October 2015, **Indexată ISI**, <https://doi.org/10.1109/CSE.2015.54>
9. **C.B. Ciobanu**, G.N. Gaydadjiev, C. Pilato, D. Sciuto, Dataflow Computing with Polymorphic Registers, Proceedings of the 2013 International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (SAMOS 2013), pp. 314-321, Samos, Greece, July 2013, **Indexată ISI**, <https://doi.org/10.1109/SAMOS.2013.6621140>
10. **C.B. Ciobanu**, G. N. Gaydadjiev, Separable 2D Convolution with Polymorphic Register Files, Proceedings of the 2013 Conference on Architecture of Computing Systems (ARCS 2013), pp. 317-328, Prague, Czech Republic, February 2013, **Indexată ISI**, [https://doi.org/10.1007/978-3-642-36424-2\\_27](https://doi.org/10.1007/978-3-642-36424-2_27)
11. K. Papadimitriou, C. Pilato, D. Pnevmatikatos, M.D. Santambrogio, **C.B. Ciobanu**, T. Todman, T. Becker, T. Davidson, X. Niu, G. N. Gaydadjiev, W. Luk, D. Stroobandt, Novel Design Methods and a Tool Flow for Unleashing Dynamic Reconfiguration, Proceedings of the 15 th International Conference on Computational Science and Engineering (CSE 2012), pp. 391-398, December 2012, **Indexată ISI**, <https://doi.org/10.1109/ICCSE.2012.61>
12. **C.B. Ciobanu**, G. Kuzmanov, G. N. Gaydadjiev, On Implementability of Polymorphic Register Files, Proceedings of the 7th International Workshop on Reconfigurable Communication-centric Systems-on-Chip (ReCoSoC 2012), pp. 1-6, York, UK, July 2012, **Indexată ISI**, <https://doi.org/10.1109/ReCoSoC.2012.6322873>
13. **C. B. Ciobanu**, X. Martorell, G. Kuzmanov, A. Ramirez, G. N. Gaydadjiev, Scalability Evaluation of a Polymorphic Register File: a CG Case Study, Proceedings of the 2011 Conference on Architecture of Computing Systems (ARCS 2011), pp. 13-25, Como, Italy, 2011, **Indexată ISI**, [https://doi.org/10.1007/978-3-642-19137-4\\_2](https://doi.org/10.1007/978-3-642-19137-4_2)
14. D. Theodoropoulos, **C. B. Ciobanu**, G. Kuzmanov, Wave Field Synthesis for 3D Audio: Architectural Perspectives, ACM International Conference on Computing Frontiers, pp. 127-136, Ischia, Italy, 2009, **Indexată ISI**, <https://doi.org/10.1145/1531743.1531764>

#### 4b. Lucrări indexate în BDI

1. A. Pușcașu, **C. B. Ciobanu** and O. Buiu, "Systolic Array Matrix Multiplication Accelerator," 2024 International Semiconductor Conference (CAS), Sinaia, Romania, 2024, pp. 207-210, doi: <https://doi.org/10.1109/CAS62834.2024.10736842>
2. D. Vuță-Popescu, I. C. Antofi, **C. B. Ciobanu** and C. Z. Kertész, "SIMD Extensions - A Historical Perspective," 2024 IEEE 30th International Symposium for Design and Technology in Electronic Packaging (SIITME), Sibiu, Romania, 2024, pp. 108-115, <https://doi.org/10.1109/SIITME63973.2024.10814825>
3. **C.B. Ciobanu**, D. Manolescu, R. Vladuta, L. Chitu, C. Moisa, M. Manofu, P. Svasta, "TIE Micro – Chipleths and Next-gen Packaging," 2024 IEEE 30th International Symposium for Design and Technology in Electronic Packaging (SIITME), Sibiu, Romania, 2024, pp. 504-511, <https://doi.org/10.1109/SIITME63973.2024.10814902>
4. **C.B. Ciobanu**, H. Gâlmeanu, A. Pușcașu, M. Gologanu, O. Buiu, M. Antonescu, V.G. Serbu, V.M. Moise, C.T. Axinte, A.T. Popovici, G.I. Uleru, A. Stan, M. Munteanu, A. Drîmbărean, C. Nemeti, D. Rotar, C. Moisa, B. Ditu, P.C. Trusca, M. Antache, S. Costinescu, M.A. Sachian, G. Suci, C. Gheorghe, C. Tudor, K. Koci, "RISC-V Accelerators, Enablement and Applications for Automotive and Smart Home in the ISOLDE Project", in Proc. Int. Conf. on Embedded Computer Systems: Architectures, Modeling and Simulation (SAMOS) 2024, pp 1-16, Samos, Greece, July 2024
5. A. Jâjâie, A. Pușcașu, I. Ailenei, **C.B. Ciobanu** and P. Svasta, "Chipleths and Next-gen Packaging Technologies in University Education," 2023 IEEE 29th International Symposium for Design and Technology in Electronic Packaging (SIITME), Craiova, Romania, 2023, pp. 207-214, <https://doi.org/10.1109/SIITME59799.2023.10431355>
6. I. Ailenei, **C.B. Ciobanu** and D. Nicula, "Innovative HDL Lessons Targeting the terasIC DE10-Lite Intel FPGA Platform," 2023 IEEE 29th International Symposium for Design and Technology in Electronic Packaging (SIITME), Craiova, Romania, 2023, pp. 156-161, <https://doi.org/10.1109/SIITME59799.2023.10431142>
7. D. Crăciun, N. Bălăceanu, A. Chiriță, **C.B. Ciobanu**, Robotic Arm Control via Hand Movements, International Symposium on Electronics and Telecommunications 2022 (ISETC 2022), pp. 1-4, Timișoara, România, Noiembrie 2022, <https://doi.org/10.1109/TSP.2018.8441341>
8. M. Rabozzi, R. Brondolin, G. Natale, E. Del Sozzo, M. Huebner, A. Brokalakis, **C.B. Ciobanu**, D. Stroobandt, M. Santambrogio, A CAD Open Platform for High Performance Reconfigurable Systems in the EXTRA Project, 2017 IEEE Computer Society Annual Symposium on VLSI (ISVLSI), pp. 368-373, Bochum, Germany, July 2017, <https://doi.org/10.1109/ISVLSI.2017.71>
9. G. Smaragdous, C. Davies, C. Strydis, I. Sourdis, **C.B. Ciobanu**, O. Mencer, C. De Zeeuw, Real-Time Olivary Neuron Simulations on Dataflow Computing Machines, Proceedings of International Supercomputing Conference (ISC 2014), pp. 487-497, Leipzig, Germany, June 2014, [https://doi.org/10.1007/978-3-319-07518-1\\_34](https://doi.org/10.1007/978-3-319-07518-1_34)
10. **C.B. Ciobanu**, D.N. Pnevmatikatos, K.D. Papadimitriou, G.N. Gaydadjiev, FASTER Runtime Reconfiguration Management, Proceedings of the 27th International Conference on Supercomputing (ICS 2013), pp. 463-464, Eugene, Oregon, USA, June 2013, <https://doi.org/10.1145/2464996.2467283>
11. **C.B. Ciobanu**, G. Kuzmanov, G. N. Gaydadjiev, Scalability Study of Polymorphic Register Files, Proceedings of the international conference on Digital System Design (DSD 2012), pp. 803-808, Cesme, Izmir, Turkey, September 2012, <https://doi.org/10.1109/DSD.2012.116>

12. **C. B. Ciobanu**, G. Kuzmanov, A. Ramirez, G. N. Gaydadjiev, A Polymorphic Register File for Matrix Operations, Proceedings of the 2010 International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation (SAMOS 2010), pp. 241-249, Samos, Greece, 2010, <https://doi.org/10.1109/ICSAMOS.2010.5642059>

## 5. Alte lucrări și contribuții științifice

1. D. Dateu, F. Stoicescu, **C.B. Ciobanu**, D.M. Popovici, Snoring Analysis System for Automatic Diagnosis of Obstructive Sleep Apnea Syndrome during VR Sleep, Proceedings of the International Conference on User-System Interaction (ICUSI 2024), pp. 1-8, Costanța, Romania, 2024
2. G. Stramondo, A. Varbanescu, **C.B. Ciobanu**, The Case for Custom Parallel Memories: an Application-centric Analysis, Second International Workshop on Heterogeneous High-performance Reconfigurable Computing (H2RC), Salt Lake City, UT, USA, 2016
3. **C. B. Ciobanu**, G. Kuzmanov, A. Ramirez, G. N. Gaydadjiev, Parallel Access Schemes for Polymorphic Register Files: Motivation Study, Advanced Computer Architecture and Compilation for Embedded Systems (ACACES), pp. 127-130, Fiuggi, Italy, 2011
4. C. B. Ciobanu, G. Kuzmanov, A. Ramirez, G. N. Gaydadjiev, A Polymorphic Register File Architecture, Advanced Computer Architecture and Compilation for Embedded Systems (ACACES), pp. 245-248, Terrassa, Spain, 2009
5. B. Spinean, **C. B. Ciobanu**, G. Kuzmanov, G. N. Gaydadjiev, Design Considerations for a Domain Specific Vector Microarchitecture, in proceedings of PRORISC 2007, pp. pp. 178-184, Veldhoven, The Netherlands, 2007
6. **C. B. Ciobanu**, B. Spinean, G. Kuzmanov, G. N. Gaydadjiev, Customized Vector Instruction Set Architecture, proceedings of PRORISC 2007, pp. 128-137, Veldhoven, The Netherlands, 2007

01.01.2025

Cătălin Bogdan CIOBANU

